

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-200353

(43) 公開日 平成10年(1998) 7月31日

(51) Int.Cl.⁸

識別記号

F I

H 0 3 G 3/30

H 0 3 G 3/30

C

H 0 4 B 7/005

H 0 4 B 7/005

審査請求 未請求 請求項の数10 O L (全 11 頁)

(21) 出願番号 特願平9-4637

(22) 出願日 平成9年(1997) 1月14日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 渡部 秀雄

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

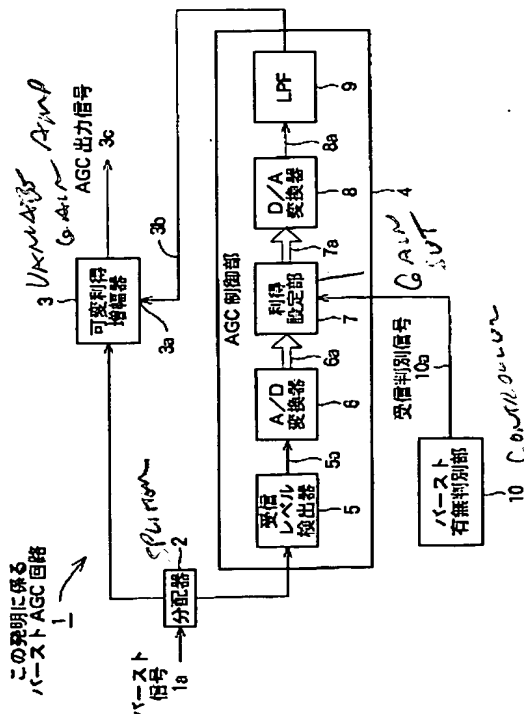
(74) 代理人 弁理士 石戸 元

(54) 【発明の名称】 パーストAGC回路およびパーストAGC制御方法

(57) 【要約】

【課題】 パースト信号が存在しない状態における可変利得増幅器の消費電力を低減させるとともに、パースト信号の最初の部分から良好なAGC制御を行なうことのできるパーストAGC回路およびパーストAGC制御方法を提供する。

【解決手段】 パースト有無判別部10は、パースト信号存在期間(パースト受信タイミング)ではAGC動作モードを指定する受信判別信号(Lレベル)10aを出力し、非受信(無信号)期間になると同時にAGC非動作モードを指定する受信判別信号(Hレベル)10aを出力し、さらに、次のパースト受信タイミングが到来する少し手前の時点でAGC動作モードを指定する受信判別信号(Lレベル)10aを出力する。AGC制御部4内の利得設定部7は、AGC動作モードでは受信レベル検出器5で検出した受信信号強度に基づいて可変利得増幅器3の利得を設定し、AGC非動作モードでは可変利得増幅器3の利得を最小値に設定する。



【特許請求の範囲】

【請求項1】 受信したバースト信号を2分配する分配器と、

前記分配器で分配されたバースト信号を入力して、AGC動作が可能となるように利得を変化させることができる可変利得増幅器と、

前記分配器で分配されたバースト信号から受信信号電界表示用アナログ値へ変換する対数増幅器と、

前記受信信号電界表示用アナログ値を受信信号電界表示用デジタル値へ変換するA/D変換器と、

AGC動作が可能となるように受信信号電界表示用デジタル値に対応したAGCオン状態の利得制御デジタルデータと、前記受信信号電界表示用デジタル値に無関係に前記利得可変増幅器の利得を最小にするようなAGCオフ状態の利得制御デジタルデータとを記憶して、これら2つの状態に対応した利得制御デジタルデータを外部から入力される受信判別信号の指示で切り替え出力するROMと、

前記ROMが出力する利得制御デジタルデータをアナログ値に変換するD/A変換器と、

前記D/A変換器が出力する利得制御アナログ値を平滑し、時定数を与えて前記利得可変増幅器に利得制御信号として入力させる低域通過フィルタとを有することを特徴とするバーストAGC回路。

【請求項2】 受信信号がオンかオフかを判別することができる受信判別信号を前記ROMへ供給し、その受信判別信号により、信号オンのときは、信号オンであることを前記ROMに指示してAGCオン状態を選択させ、信号オフのときは、信号オフであることを前記ROMに指示してAGCオフ状態を選択させるバースト有無判別部を備えたことを特徴とする請求項1記載のバーストAGC回路。

【請求項3】 前記バースト有無判別部は、前記低域通過フィルタでの遅延を考慮して、AGCオフ状態からAGCオン状態にするための受信判別信号切り替えタイミングを信号オンになる少し前にし、信号オフからオンに切り替わった直後から、前記低域通過フィルタの出力する利得制御信号がAGC出力レベルになるように制御することを特徴とする請求項2記載のバーストAGC回路。

【請求項4】 受信したバースト信号を2分配する分配器と、

前記分配器で分配されたバースト信号を入力して、AGC動作が可能となるように利得を変化させる利得可変増幅器と、

前記分配器で分配されたバースト信号から受信信号電界表示アナログ値に変換する対数増幅器と、

受信信号電界表示アナログ値から受信信号電界表示デジタル値に変換するA/D変換器と、

AGC動作が可能となるように入力受信信号電界表示デジタル値に対応した利得制御デジタルデータを出力する

ROMと、

前記ROMが出力する利得制御デジタルデータと外部から入力される信号を乗算して信号オンのときのみAGC動作が可能となるような利得制御デジタルデータに変換させる乗算器と、

前記乗算器が出力する利得制御デジタルデータをアナログ値に変換するD/A変換器と、

前記利得可変増幅器の利得制御アナログ値を平滑し時定数を与えて利得増幅器に利得制御信号として入力させる低域通過フィルタとを有することを特徴とするバーストAGC回路。

【請求項5】 受信信号がオンかオフかを判別することのできる受信判別信号を前記乗算器へ供給し、その受信判別信号により、信号オンのときは信号オンであることを示す信号と前記ROMが出力する利得制御デジタルデータを乗算してAGCオン状態となるような利得制御デジタルデータに変換させ、信号オフのときは信号オフであることを示す信号とROMが出力する利得制御デジタルデータを乗算してAGCオフ状態となるような利得制御デジタルデータに変換させるバースト有無判別部を備えたことを特徴とする請求項4記載のバーストAGC回路。

【請求項6】 前記バースト有無判別部は、前記低域通過フィルタでの遅延を考慮して、AGCオフ状態からAGCオン状態にするための受信判別信号切り替えタイミングを信号オンになる少し前にし、信号オフからオンに切り替わった直後から、前記低域通過フィルタの出力する利得制御信号がAGC出力レベルになるように制御することを特徴とする請求項5記載のバーストAGC回路。

【請求項7】 バースト信号を入力とし、利得制御信号に基づいて増幅利得が可変される可変利得増幅器と、バースト信号のレベルを検出し、受信強度信号を出力する受信レベル検出器と、

前記受信強度信号を受信強度データへ変換するA/D変換器と、

前記受信強度データに対応して予め設定した利得制御データ、ならびに、AGC非動作時の利得制御データを備えるとともに、動作モード指定信号に基づいてAGC動作モードが指定された場合は前記受信強度データに対応する利得制御データを出力し、AGC非動作モードが設定された場合は前記AGC非動作時の利得制御データを出力する利得設定部と、

前記利得設定部から出力される利得制御データをアナログ信号へ変換するD/A変換器と、

前記D/A変換器から出力されるアナログ信号を予め設定した時定数で平滑して前記利得制御信号として前記可変利得増幅器へ供給する低域通過フィルタとを備えたことを特徴とするバーストAGC回路。

【請求項8】 バースト信号の信号レベルに応じて可変利得増幅器の増幅利得を制御するバーストAGC回路に

において、
前記バースト信号が存在しない場合は、前記可変利得増幅器の増幅利得を予め設定した小さい値に固定することを特徴とするバーストAGC制御方法。

【請求項9】 バースト信号を増幅する可変利得増幅器の増幅利得をバースト信号の信号レベルに応じて制御するAGC動作モードと、前記可変利得増幅器の増幅利得を予め設定した小さい値に固定するAGC非動作モードとを、バースト信号の有無に同期させて切り替えることを特徴とするバーストAGC制御方法。

【請求項10】 バースト信号受信中は前記AGC動作モードを設定し、バースト信号が受信されなかった時点で前記AGC非動作モードへ切り替え、次のバースト信号の到来タイミングよりも所定時間前にAGC動作モードへ切り替えることを特徴とする請求項9記載のバーストAGC制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、バースト信号（間欠信号）の増幅利得を自動調整して所定レベル範囲のバースト信号を出力するバーストAGC回路およびバーストAGC制御方法に係り、詳しくは、バースト信号が存在しない期間での増幅利得を小さい値に固定するようにしたバーストAGC回路およびバーストAGC制御方法に関するものである。

【0002】

【従来の技術】AGC（Automatic Gain Control）回路は、レベル変動のある受信信号を一定レベルに増幅して出力することができる回路で、デジタル無線通信等における受信機の構成上、重要なものである。バースト信号は、電波および電力の有効利用上、時間軸で必要な区間のみの信号である。

【0003】図8は従来のAGC回路のブロック構成図である。従来のAGC回路101は、受信したバースト信号101aを分配する分配器102と、分配器102で分配された一方のバースト信号102aを利得制御入力端子103aに供給される利得制御信号103bによって指定される増幅利得で増幅して所定のレベル範囲のバースト信号をAGC出力信号103cとして出力する可変利得増幅器103と、分配器102で分配された他方のバースト信号102bに基づいて可変利得増幅器103の増幅利得を制御するための利得制御信号103bを生成するAGC制御部104とから構成されている。

【0004】AGC制御部104は、バースト信号102bの信号レベルを検出し、受信強度信号105aを出力する信号レベル検出器105と、受信強度信号105aを受信強度に応じた受信強度データ106aへ変換するA/D変換器106と、受信強度データ106aに対応して予め設定した利得制御データ107aを出力する利得設定部107と、利得制御データ107aをアナロ

グ信号108aへ変換するD/A変換器108と、アナログ信号108aを所定に時定数で平滑して利得制御信号103bを出力する低域通過フィルタ（ローパスフィルタ：LPF）109とから構成されている。

【0005】信号レベル検出器105は、バースト信号102bを整流する整流回路と整流出力を対数増幅する対数増幅器（ログアンプ）等から供給され、いわゆるRSSI（Received Signal Strength Indicator：受信信号強度表示）信号を出力する。増幅利得設定部107

10 は、ROM（Read Only Memory）を用いて構成された受信強度データ106aと利得制御データ107aとの変換テーブルを備える。

【0006】図9は従来のAGC回路の動作を示すタイミングチャートである。（a）はバースト信号の有無を示す。（b）はローパスフィルタ（LPF）109の出力である利得制御信号103bを示す。（c）はAGC出力信号103cの包絡線を示す。

【0007】バースト信号101aが有る状態（信号受信期間）では、バースト信号101aの受信レベルに応じた受信強度信号105aが信号レベル検出器105から出力され、A/D変換器106は受信レベルに対応した受信強度データ106aを出力するので、増幅利得設定部107から受信レベルに対応した利得制御データ107aが出力され、D/A変換器108によって利得制御データ107aに対応したアナログ信号108aが出力される。このアナログ信号108aは、LPF109で平滑され利得制御信号103bとして可変利得増幅器103に供給される。これにより、受信レベルに対応して可変利得増幅器103の増幅利得が設定され、所定の出力レベルに増幅されたバースト信号がAGC出力信号103cとして出力される。

【0008】

【発明が解決しようとする課題】バースト信号101aが無い状態（無信号期間）では、信号レベル検出器105から出力される受信強度信号105aはノイズ信号等のレベルに相当する低いレベルとなり、A/D変換器106から出力される受信強度データ106aも小さい値となる。増幅利得設定部107は、入力信号のレベルが小さい場合は大きな増幅利得を指定する利得制御データ107aを出力するので、D/A変換器108から高い電圧のアナログ信号108aが出力され、LPF109を介して出力される利得制御信号103bの電圧も高くなり、ほぼ最大利得を指定する状態となる。このため、従来のAGC回路は、無信号状態において可変利得増幅器103の増幅利得が最大になり、いわゆるフルノイズ出力状態となる。このフルノイズ出力状態では、可変利得増幅器103の消費電力が増加するため、電力の無駄が生ずる。

【0009】また、バースト信号101aが無い状態（無信号期間）からバースト信号受信状態（信号期間）

に切り替わると、バースト信号の受信強度に応じた利得制御データ107aが増幅利得設定部107から出力され、D/A変換器108からそれに応じた電圧のアナログ信号108aが出力されるが、LPF109の時定数による遅延によって利得制御信号103bは徐々に変化するため、可変利得増幅器103の増幅利得がバースト信号の受信強度に応じた利得に設定されまでの遅れを生ずる。このため、図9(c)に示すように、バースト信号の受信開始時点で標準レベルよりも過大なレベルの信号が出力されてしまう。

【0010】AGC回路101から過大なレベルのAGC出力信号103cが出力されると、誤同期や同期不能などを引き起こす原因となり、同期系にとって大きな負担となる。また、過大なレベルのAGC出力信号103cは後段の回路素子を破壊する虞れがある。

【0011】特開昭59-37741号公報には、バーストの有無を検出するバースト検出回路と、バースト存在時の制御電圧を保持するサンプルホールド回路を備え、無信号時に可変利得増幅器の利得をバースト存在時の利得に保持することで、高レベル雑音の発生を防止するようにした自動利得制御回路が記載されている。

【0012】しかしながら、前述の公報で提案されている自動利得制御回路は、サンプルホールド回路が必要であるため、回路構成が増大し回路構成が増えた分だけ消費電力が増加する。また、バースト信号が存在しない状態においては、ノイズ等をバースト信号存在時に設定した利得で増幅することになるので、その増幅分だけ可変利得増幅回路の消費電力が増加する。

【0013】この発明はこのような課題を解決するためなされたもので、バースト信号が存在しない状態における消費電力を低減させるとともに、バースト信号に対してAGC制御を行なうことのできるバーストAGC回路およびバーストAGC制御方法を提供することを目的とする。

【0014】

【課題を解決するための手段】前記課題を解決するためこの発明に係るバーストAGC回路およびバーストAGC制御方法は、バースト信号を増幅する可変利得増幅器の増幅利得をバースト信号の信号レベルに応じて制御するAGC動作モードと、可変利得増幅器の増幅利得を予め設定した小さい値に固定するAGC非動作モードとを、バースト信号の有無に同期させて切り替えることを特徴とする。

【0015】なお、バースト信号受信中は前記AGC動作モードを設定し、バースト信号が受信されなかった時点でAGC非動作モードへ切り替え、次のバースト信号の到来タイミングよりも所定時間前にAGC動作モードへ切り替えることが望ましい。

【0016】この発明に係るバーストAGC回路およびバーストAGC制御方法は、バースト信号が存在しない

無信号状態では、バースト信号を増幅する可変利得増幅器の増幅利得を小さい値に設定する。これにより、無信号状態でフルノイズ出力状態となるのを防止することができる。よって、フルノイズ出力に伴う可変利得増幅器の消費電力増加を防止できる。

【0017】また、可変利得増幅器の増幅利得を小さい値に設定した状態からAGC動作モードへ切り替えるので、AGC動作モードへの切り替え時点で可変利得増幅器から過大なレベルの信号が出力されることがない。

10 【0018】さらに、次のバースト信号の到来タイミングよりも所定時間前にAGC動作モードへ切り替えることで、バースト信号を確実にAGC増幅することができる。利得変更時の可変利得増幅器の応答特性、ならびに、利得制御信号を低域通過フィルタを介して可変利得増幅器へ供給する場合は低域通過フィルタでの遅延時間(時定数)を考慮して、AGC動作モードへの切り替えタイミングを設定することで、バースト信号の最初の部分からほぼ適正な増幅利得で増幅することができる。

【0019】

20 【発明の実施の形態】以下、この発明の実施の形態について添付図面に基づいて説明する。図1はこの発明に係るバーストAGC回路のブロック構成図である。この発明に係るバーストAGC回路1は、分配器2と、可変利得増幅器3と、AGC制御部4と、バースト有無判別部10とからなる。AGC制御部4は、受信レベル検出器5と、A/D変換器6と、利得設定部7と、D/A変換器8と、低域通過フィルタ(LPF:ローパスフィルタ)9とからなる。

30 【0020】受信したバースト信号1aは、分配器2を介して可変利得増幅器3へ供給されるとともに受信レベル検出器5へ供給される。可変利得増幅器3は、利得制御入力端子3aに供給される利得制御信号3bによって増幅利得を可変できる。分配器2を介して供給されたバースト信号は、AGC制御部4によって指定される増幅利得で増幅され、AGC出力信号3cとして出力される。

40 【0021】受信レベル検出器5は、分配器2を介して供給されるバースト信号の信号レベルを検出し、信号レベルに対応した受信強度信号5aを出力する。信号レベル検出器5は、バースト信号を整流する整流回路と、整流回路の整流出力を対数増幅する対数増幅器(ログアンプ)とを備える。信号レベル検出器5は、受信信号のレベルに対数的に比例したいわゆるRSSI信号を受信強度信号5aとして出力する。受信レベル検出器5は、対数増幅器(ログアンプ)を備えているので、受信レベルの広い範囲に亘って受信レベルに対応した受信強度信号5aを出力することができる。受信強度信号5aは、A/D変換器6へ供給される。

50 【0022】A/D変換器6は、受信強度信号5aをデジタル受信強度信号へ変換し、変換したデジタル受信強

度信号を受信強度データ6aとして出力する。受信強度データ6aは、利得設定部7へ供給される。

【0023】利得設定部7は、受信判別信号10aに基づいてAGC動作モードが設定されている場合は、受信強度データ6aに対応して予め設定した利得制御データ7aを出力する。利得設定部7は、受信判別信号10aに基づいてAGC非動作モードが設定されている場合は、予め設定した小さい値の増幅利得を指定する利得制御データ7aを出力する。

【0024】図2は利得設定部の具体例を示すブロック構成図である。図2に示す利得設定部7は、ROM7Aを用いて構成している。ROM7Aのアドレス入力は、利得制御データ7aのビット数よりも少なくとも1ビット分だけ多くしている。そして、アドレス入力の例えば最上位ビットに受信判別信号10aを供給する。ここで、受信判別信号10aは、その論理レベルがLのときはAGC動作モードを、論理レベルがHのときはAGC非動作モードを指定するものとする。最上位ビットがLとなるアドレス領域には、受信強度データ6aに対応して予め設定した利得制御データ7aを格納している。すなわち、AGC動作モードでは、受信強度データ6aをアドレスとして、その受信強度であるときの利得制御データがROM7Aのデータ出力端子から出力されるようにしている。最上位ビットがHとなるアドレス領域には、例えば最小の増幅利得を設定するための利得制御データを格納している。すなわち、AGC非動作モードでは、受信強度データ6aに関係なく、例えば最小の増幅利得を設定するための利得制御データが常に出力されるようにしている。

【0025】図3は利得設定部の他の具体例を示すブロック構成図である。図3に示す利得設定部7は、受信強度データ6aをアドレスとしてその受信強度であるときの利得制御データを格納したROM7Bと、AGC非動作時の利得制御データを供給する非AGC利得制御データ設定部7Cと、データ選択回路7Dとから構成している。AGC非動作時の利得制御データは、可変利得増幅器3の最小増幅利得または予め設定した小さい増幅利得を指定するようにしている。データ選択回路7Dは、受信判別信号10aがLレベル（AGC動作）のときは、ROM7Bから出力される受信強度に応じた利得制御データを選択して出力する。データ選択回路7Dは、受信判別信号10aがHレベル（AGC非動作）のときは、非AGC利得制御データ設定部7Cから供給される非AGC利得制御データを選択して出力する。このような構成にすることで、ROMの記憶容量を従来のものと同じにすることができる。

【0026】図4は利得設定部のさらに他の具体例を示すブロック構成図である。図4に示す利得設定部7は、受信強度データ6aをアドレスとしてその受信強度であるときの利得制御データを格納したROM7Bと、乗算

器7Eとから構成している。乗算器7Eは、受信判別信号10aがAGC動作モードを指定している場合は、ROM7Bから出力される利得制御データの各ビットにそれぞれ1を乗算し、乗算結果を利得制御データ7aとして出力する。すなわち、乗算器7Eは、受信判別信号10aがAGC動作モードを指定している場合は、ROM7Bから出力される利得制御データそのまま利得制御データ7aとして出力する。乗算器7Eは、受信判別信号10aがAGC非動作モードを指定している場合は、ROM7Bから出力される利得制御データの各ビットにそれぞれ0を乗算し、乗算結果を利得制御データ7aとして出力する。すなわち、乗算器7Eは、受信判別信号10aがAGC非動作モードを指定している場合は、全ビットが0となる利得制御データ7aを出力する。これによって、AGC非動作モードでは最小利得を指定するようにしている。

【0027】なお、図1に示した利得設定部7以外の回路部でAGC動作時とAGC非動作時との利得切り替えを行なうようにしてもよい。例えば、AGC非動作モードにおいては、図1に示すA/D変換器6のA/D変換動作を停止させるとともに、A/D変換器6の出力側をプルアップまたはプルダウンしておき、利得設定部7は受信強度データ6aの全ビットがHまたはLの場合はAGC非動作時の利得設定データを出力するようにしてもよい。このような構成にすることで、AGC非動作状態におけるA/D変換器6の消費電力を低減することができる。

【0028】図1に示すように、利得設定部7から出力された利得制御データ7aはD/A変換器8へ供給される。D/A変換器8は、利得制御データ7aに対応したアナログ信号（電圧信号）8aを出力する。アナログ信号（電圧信号）8aは、低域通過フィルタ9へ供給される。

【0029】低域通過フィルタ9は、アナログ信号（電圧信号）8aを予め設定した時定数で平滑し、平滑して得たアナログ信号（電圧信号）を利得制御信号3bとして出力する。利得制御信号3bは、可変利得増幅器3の利得制御入力端子3aへ供給される。

【0030】可変利得増幅器3は、利得制御入力端子3aに利得制御信号3bが供給されない場合、ならびに、利得制御信号3bの電圧が予め設定したしきい値電圧よりも低い場合、増幅利得を最小利得に設定するよう構成するとともに、AGC非動作時には、D/A変換器8のD/A変換動作を停止させてアナログ信号（電圧信号）8aの出力を停止させるようにしてもよい。これにより、AGC非動作状態におけるD/A変換器8の消費電力を低減することができる。なお、同時にA/D変換器6の変換動作を停止させてもよい。

【0031】可変利得増幅器3は、利得制御入力端子3aに利得制御信号3bが供給されない場合、ならびに、

利得制御信号 3 b の電圧が予め設定したしきい値電圧よりも低い場合、増幅利得を最小利得に設定するよう構成するとともに、低域通過フィルタ 9 の出力側と可変利得増幅器 3 の利得制御入力端子 3 a との間に遮断スイッチ回路を設けて、AGC 非動作時には利得制御信号 3 b の供給を遮断するようにしてもよい。また、利得制御信号 3 b の供給を遮断する替わりに、低域通過フィルタ 9 の出力を低インピーダンスで接地するスイッチ回路やクランプ回路等を設けて、AGC 非動作時には所定の増幅利得よりも大きな増幅利得を指定する利得制御信号 3 b が供給されないようにしてもよい。

【0032】なお、可変利得増幅器 3 内に D/A 変換機能を内蔵し、利得制御データに基づいて増幅利得を設定する例えば帰還抵抗や入力抵抗の抵抗値を可変させたり、利得制御データに基づいて減衰器の減衰量を可変させたりすることで、デジタル信号に基づいて増幅利得を可変できるように可変利得増幅器 3 を構成し、利得設定部 7 の出力である利得制御データ 7 a をデジタル制御型の可変利得増幅器 3 へ直接供給する構成としてもよい。

【0033】バースト有無判別部 10 は、バースト信号の有無に基づいて AGC 動作モードならびに AGC 非動作モードの指定を行なう受信判別信号 10 a を利得設定部 7 等へ供給する。言い換えれば、バースト有無判別部 10 は、AGC 動作モードと AGC 非動作モードとの切り替えを制御する AGC 動作/非動作モード切替制御部を構成するものである。

【0034】バースト周期、バースト信号の継続時間が固定されており、図示しない間欠受信処理制御部等によって間欠受信タイミングが管理されている受信機等においては、間欠受信処理制御部等を用いてバースト有無判別部 10 を構成することができる。この場合、バースト有無判別部 10 は、バースト信号が存在する期間（バースト受信タイミング）では AGC 動作モードを指定する受信判別信号（例えば L レベル）10 a を出力し、非受信（無信号）期間になると同時に AGC 非動作モードを指定する受信判別信号（例えば H レベル）10 a を出力し、さらに、次のバースト受信タイミングが到来する少し手前の時点で AGC 動作モードを指定する受信判別信号（例えば L レベル）10 a を出力する。

【0035】少し手前の時点は、利得変更時の可変利得増幅器の応答特性、ならびに、利得制御信号を低域通過フィルタを介して可変利得増幅器へ供給する場合は低域通過フィルタでの遅延時間（時定数）を考慮して、次に到来するバースト信号の最初の部分からほぼ適正な増幅利得で増幅できるように設定する。

【0036】図 5 は受信バースト信号に基づいて受信判別信号を生成するバースト有無判定部の一具体例を示すブロック構成図である。バースト信号の受信時刻やバースト信号の継続時間が不定の場合、受信したバースト信号 1 a に基づいて受信判別信号 10 a を生成する必要が

ある。図 5 に示すバースト有無判定部 10 は、図 1 に示した受信レベル検出器 5 から出力される受信強度信号 5 a またはその A/D 変換出力である受信強度データ 6 a に基づいて受信判別信号 10 a を生成するようにしたものである。

【0037】図 5 に示すバースト有無判定部 10 は、バースト信号受信有無判断部 11 と、受信判定しきい値設定部 12 と、計時クロック発生部 13 と、計時カウンタ 14 と、早期切替制御部 15 と、早期切替タイミング設定部 16 と、受信判別信号出力部 17 とを備える。

【0038】バースト信号受信有無判断部 11 は、受信強度信号 5 a または受信強度データ 6 a と受信判定しきい値 12 a とを比較し、受信強度信号 5 a または受信強度データ 6 a が受信判定しきい値 12 a を越えている場合は、バースト信号受信状態を示す（例えば H レベル）受信状態信号 11 a を出力する。バースト信号受信有無判断部 11 は、受信強度信号 5 a または受信強度データ 6 a が受信判定しきい値 12 a 以下の場合は、非受信状態（無信号状態）を示す（例えば L レベル）受信状態信号 11 a を出力する。

【0039】受信判定しきい値設定部 12 は、予め設定した受信判定しきい値 12 a をバースト信号受信有無判断部 11 へ供給する。受信判定しきい値 12 a は、受信電界強度が低い場合でも、例えば、無線通信サービス等のサービス限界地点での電界強度や通信可能な受信電界よりも若干低い場合でも、バースト信号の存在を検出できるように設定している。なお、バースト信号受信有無判断部 11 が受信強度信号 5 a に基づいてバースト受信を判断する構成の場合、受信判定しきい値設定部 12 は、予め設定した受信判定しきい値データ 12 a を供給する。

【0040】計時クロック発生部 13 は、バースト周期よりも十分に短い周期の計時クロック 13 a を発生する。計時クロック 13 a は、計時カウンタ 14 の計時クロック入力端子へ供給される。

【0041】計時カウンタ 14 は、受信状態信号 11 a が非受信状態（L レベル）から受信状態（H レベル）に変化した時点でカウンタ値をリセットし、リセット後に直ちに計時クロック 13 a をカウントする。計時カウンタ 14 は、カウンタ値が予め設定したカウンタ上限値に達した場合は、カウンタの歩進動作を停止させ、そのカウンタ値を保持する。カウンタ上限値は、バースト信号のバースト周期よりも長く設定している。計時カウンタ 14 のカウンタ値 14 a は早期切替制御部 15 へ供給される。

【0042】早期切替制御部 15 は、カウンタ値 14 a がゼロに戻る前の値（最大カウンタ値）を一時記憶す

る。ただし、カウント値14aがカウント上限値である場合、早期切替制御部15はカウント値14aの取り込みは行なわない。したがって、先に一時記憶したカウント値が保持される。早期切替制御部15は、一時記憶した前回の最大カウント値から、早期切替タイミング設定部16から供給される早期切替カウント値16aを減算し、減算して得たカウント値をAGC動作を開始させるAGC動作開始カウント値として一時記憶する。早期切替制御部15は、次のカウント値14aがAGC動作開始カウント値になった時点で、AGC動作開始要求15aを出力する。

【0043】早期切替タイミング設定部16は、次のバースト信号の受信タイミングよりもどれだけ手前の時点でAGC動作を開始させるかを指定する早期切替カウント値16aを供給する。早期切替カウント値16aに計時クロックの周期を乗じたものが早期切替時間となる。早期切替カウント値16aは、利得変更時の可変利得増幅器の応答特性、ならびに、利得制御信号を低域通過フィルタを介して可変利得増幅器へ供給する場合は低域通過フィルタでの遅延時間(時定数)を考慮して、次に到来するバースト信号の最初の部分からほぼ適正な増幅利得で増幅できるように設定する。

【0044】受信判別信号出力部17は、AGC動作開始要求15aが供給された時点、または、受信状態信号11aが非受信状態(Lレベル)から受信状態(Hレベル)に変化した時点で、AGC動作モードを指定する(Lレベル)受信判別信号10aを出力し、受信状態信号11aが受信状態(Hレベル)から非受信状態(Lレベル)に変化した時点で、AGC非動作モードを指定する(Hレベル)受信判別信号10aを出力する。なお、受信判別信号出力部17は、AGC動作開始要求15aが供給された時点から所定時間が経過しても受信状態(Hレベル)を示す受信状態信号11aが供給されない場合は、AGC非動作モードを指定する(Hレベル)受信判別信号10aを出力するよう構成している。受信判別信号出力部17は、計時カウンタ14からカウント上限値に達したことを示すカウント上限値信号14bが供給された時点で、AGC非動作モードを指定する(Hレベル)受信判別信号10aを出力するよう構成してもよい。

【0045】図6は図5に示したバースト有無判定部の動作を示すタイミングチャートである。図6(a)は受信バースト信号を、図6(b)は受信強度を、図6(c)はバースト信号受信有無判断部11の出力である受信状態信号11aを、図6(d)は計時カウンタ14のカウント値14aを、図6(e)はバースト有無判定部10の出力である受信判別信号10aを示す。

【0046】図6(d)に示すようにカウント値14aがAGC動作開始カウント値になった時点でAGC動作モードへ切り替えるので、次のバースト信号1aが到来

する少し前の時点からAGC動作モードにすることができる。

【0047】図7はこの発明に係るバーストAGC回路の動作を示すタイミングチャートである。図7(a)はバースト信号1aの有無を、図7(b)は受信判別信号10aによるAGC動作/非動作モードの指定状態を、図7(c)は利得制御信号3bの変化を、図7(d)はAGC出力信号3cの波形(包絡線)を示す。

【0048】受信バースト信号が受信されない期間(無信号期間)になるとAGC非動作モードが設定される。これにより、可変利得増幅器3の増幅利得は最小利得または小さい値に設定される。次のバースト信号が到来する少し前の時点で、AGC動作モードが設定される。これにより、AGC制御部4によって受信強度に応じた可変利得増幅器3の増幅利得の調節動作が開始される。バースト信号が到来する前からAGC動作を開始するので、ノイズ信号等の小さいレベルに基づいて可変利得増幅器3の増幅利得を増加させるべく大きな値の利得制御データ7aが利得設定部7から出力されるが、低域通過フィルタ9の時定数によって可変利得増幅器3の利得制御入力端子3aへ供給される利得制御信号3bは、図7(c)に示すように、最小利得を指定する状態から増幅利得を増加する方向へ緩やかに上昇していく。そして、バースト信号1aが受信されると受信したバースト信号1aの信号強度に基づいて利得制御データ7aが設定されることになる。

【0049】ここで、図7(b)に示すように、動作開始を早める時間T、すなわち、AGC動作モードへ切り替えるタイミングを低域通過フィルタ9の時定数、ならびに、必要に応じて可変利得増幅器3の応答時間(利得制御信号3bによって増幅利得を設定した時点から指定した増幅利得になるまでの時間)をも含めて設定することで、AGC動作モードに切り替えた時点からバースト信号が受信されるまでの期間に増幅利得が過大になることなく、さらに、バースト信号の最初の部分からほぼ適正なレベル範囲のAGC出力信号3cを得ることができる。

【0050】

【発明の効果】以上説明したようにこの発明に係るバーストAGC回路およびバーストAGC制御方法は、バースト信号を増幅する可変利得増幅器の増幅利得をバースト信号の信号レベルに応じて制御するAGC動作モードと、可変利得増幅器の増幅利得を予め設定した小さい値に固定するAGC非動作モードとを、バースト信号の有無に同期させて切り替えるようにしたので、バースト信号が存在しない無信号期間における可変利得増幅器の増幅利得を小さく設定することができる。これにより、無信号状態でフルノイズ出力状態となって可変利得増幅器の消費電力が増大するのを防止するとともに、後段の回路素子等に過大レベルが供給されることを防止すること

ができる。また、可変利得増幅器の増幅利得を小さい値に設定した状態からAGC動作モードへ切り替えるので、AGC動作モードへの切り替え時点で可変利得増幅器から過大なレベルの信号が出力されることがない。

【0051】さらに、この発明に係るバーストAGC回路およびバーストAGC制御方法は、バースト信号受信中はAGC動作モードを設定し、バースト信号が受信されなかった時点でAGC非動作モードへ切り替え、次のバースト信号の到来タイミングよりも所定時間前にAGC動作モードへ切り替えるようにしているので、次に到来するバースト信号を確実にAGC増幅することができる。利得変更時の可変利得増幅器の応答特性、ならびに、利得制御信号を低域通過フィルタを介して可変利得増幅器へ供給する場合は低域通過フィルタでの遅延時間（時定数）を考慮して、AGC動作モードへの切り替えタイミングを設定することで、バースト信号の最初の部分からほぼ適正な増幅利得で増幅することができる。

【図面の簡単な説明】

【図1】この発明に係るバーストAGC回路のブロック構成図である。

【図2】利得設定部の具体例を示すブロック構成図である。

【図3】利得設定部の他の具体例を示すブロック構成図である。

【図4】利得設定部のさらに他の具体例を示すブロック構成図である。

【図5】受信バースト信号に基づいて受信判別信号を生成するバースト有無判定部の一具体例を示すブロック構成図である。

【図6】図5に示したバースト有無判定部の動作を示すタイミングチャートである。

【図7】この発明に係るバーストAGC回路の動作を示すタイミングチャートである。

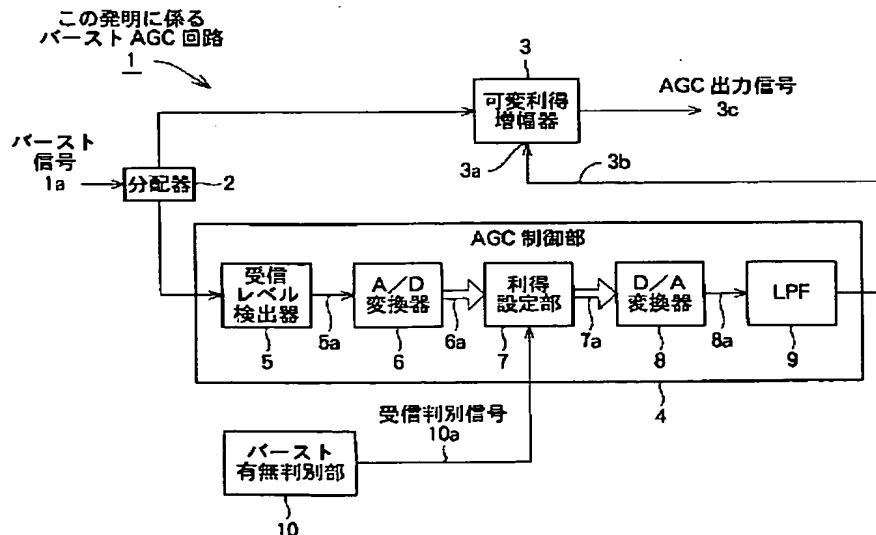
10 【図8】従来のAGC回路のブロック構成図である。

【図9】従来のAGC回路の動作を示すタイミングチャートである。

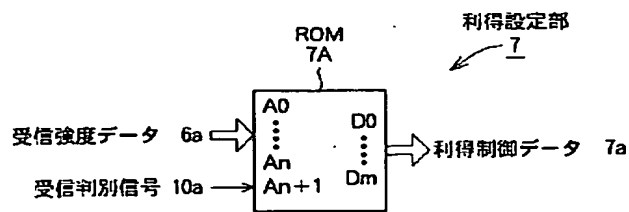
【符号の説明】

- 1 バーストAGC回路
- 2 分配器
- 3 可変利得増幅器
- 4 AGC制御部
- 5 信号レベル検出器（対数増幅器）
- 6 A/D変換器
- 7 利得設定部
- 8 D/A変換器
- 9 低域通過フィルタ（ローパスフィルタ）
- 10 バースト有無判別部

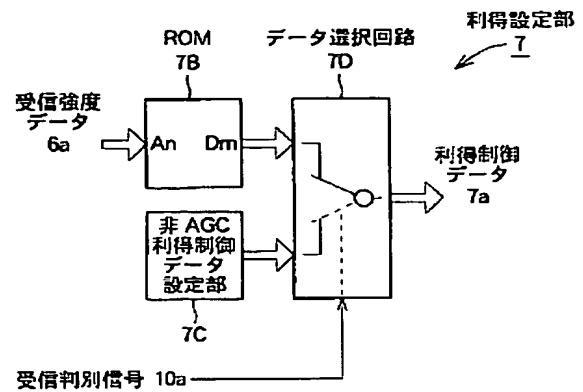
【図1】



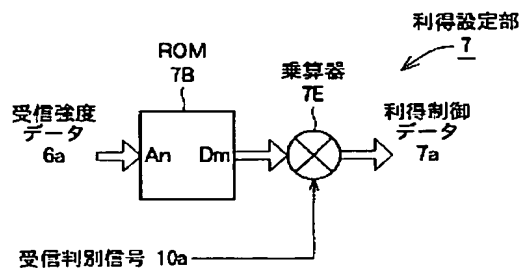
【図 2】



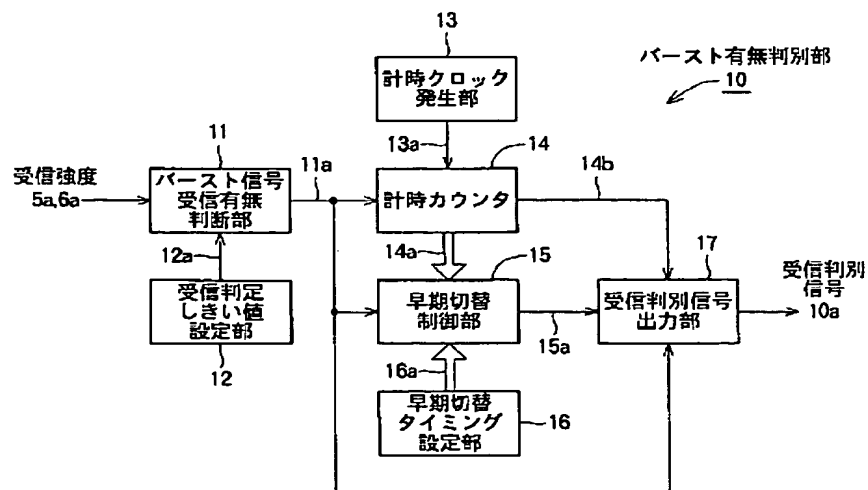
【図 3】



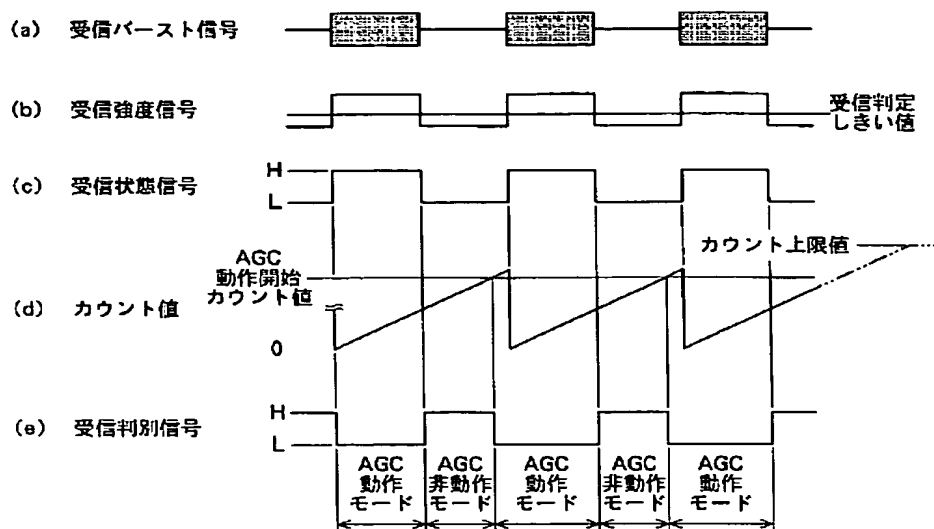
【図 4】



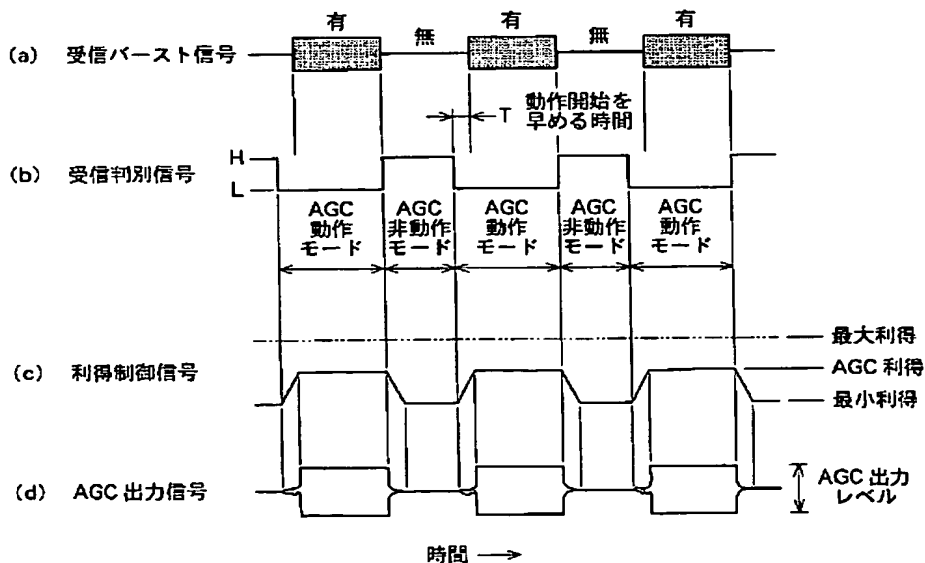
【図 5】



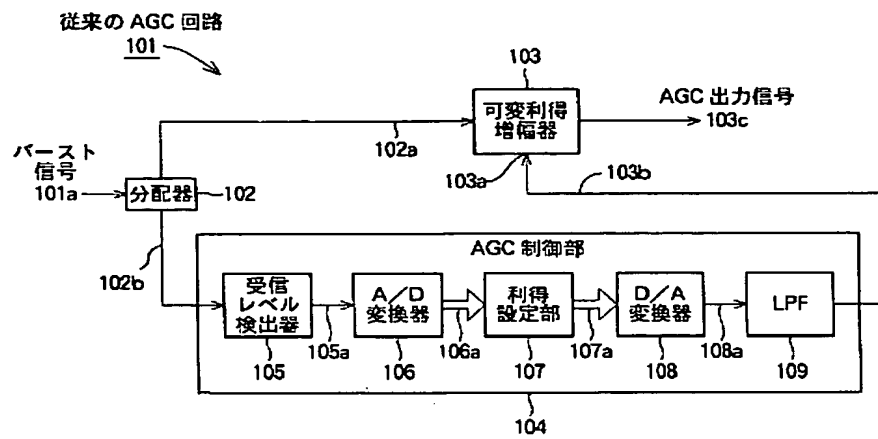
【図 6】



【図 7】



【図8】



【図9】

従来の AGC 回路の動作

